7.5

小组开会明确课程设计任务，一起复习了计算机组成原理课本上硬布线控制器的原理，并复习了VHDL语言，为后几天的工作打好基础。小组成员进行了明确的分工，也制定了后几天每天的任务安排。分工过后我们熟悉了TEC-8实验台实验环境和EPM7128SLG84-15芯片的引脚与实验台信号之间的连接，并检查了实验台是否有问题。

问题：1.还是不知道具体要实现什么功能。2.对于课本上的时序设计存在不理解。

解决：

1.小组内成员进行了激烈地讨论，又将书看了几遍后初步了解了具体要实现什么功能。

2.查阅了一些资料后，发现了标志位了重要性，也初步理解了标志位与节拍电位是如何 配合完成时序逻辑的，小组对整个VHDL代码的大致框架结构有了初步构想。